

09/801151 Attach
to #13

Reference 11 (JPN PAT Appln Laid Open No. Sho 58-31637)



(19)

(11) Publication number:

58031637 A

Generated Document:

PATENT ABSTRACTS OF JAPAN

(21) Application number: 56130564

(51) Intl. Cl.: H04L 11/18 G06F 3/00 G06F 15/16 H04L 11/00

(22) Application date: 20.08.81

(30) Priority:

(43) Date of application
publication: 24.02.83

(84) Designated contracting
states:

(71) Applicant: NEC CORP

(72) Inventor: MINEMURA KIYOSHI

(74) Representative:

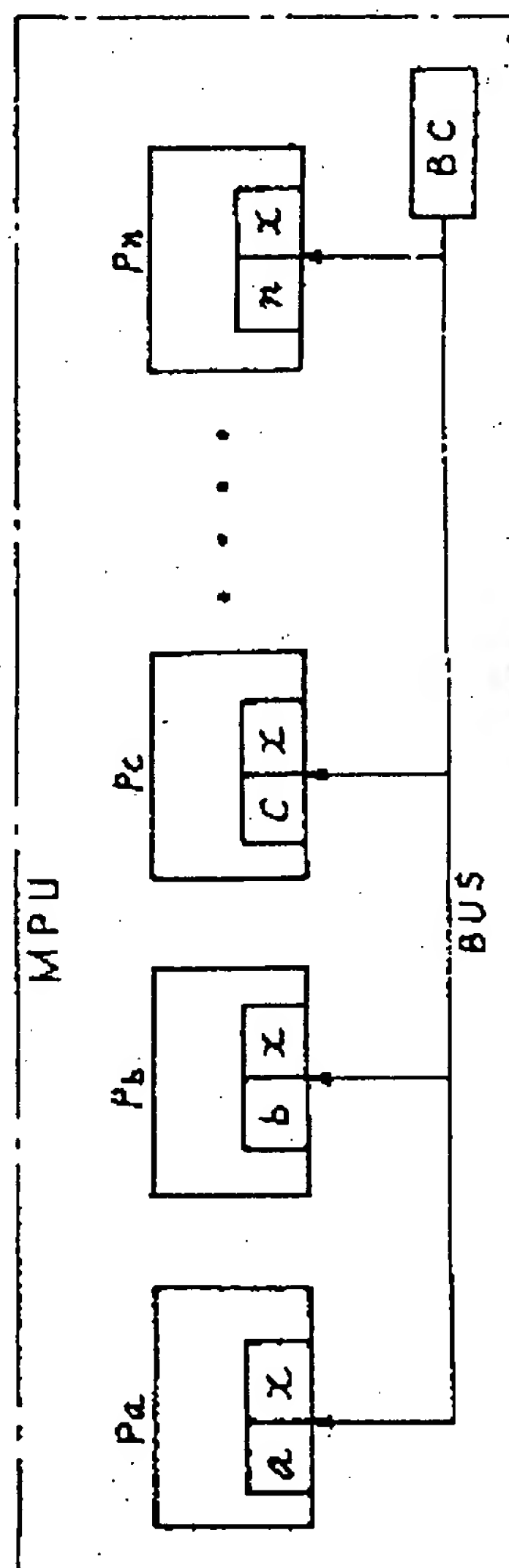
(54) MULTIPLEX PROCESSOR

(57) Abstract:

PURPOSE: To transmit information of the same content to a plurality of processors at a time, by designating a device which designates a plurality of processors to a reception processor number and controlling the processors with this device number.

CONSTITUTION: A multiplex processor MPU consists of a plurality of processors P_a to P_n and each processor has device numbers (a) to (n) designating one of the processors and a device number (x) designating all the processors at the same time. When an arbitrary processor all transmits the same data to the other processors, the processor at the transmission side provides the number (x) and the device number of itself for a transmission data and transmits the data to a common bus BUS based on the management of a bus controlling circuit BC. The other processors other than these one at the transmission side receive the data and the processing device number at the transmission side via the BUS. Thus, the processing ability of the transmission side is increased and the rate of use of the common bus can be improved.

COPYRIGHT: (C)1983,JPO&Japio



⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭58—31637

⑪ Int. Cl.³

識別記号

庁内整理番号

⑬ 公開 昭和58年(1983)2月24日

H 04 L 11/18

G 06 F 3/00

15/16

H 04 L 11/00

1 0 1

6651—5K

7165—5B

6619—5B

7230—5K

発明の数 1

審査請求 未請求

(全 3 頁)

⑭ 多重処理装置

東京都港区芝五丁目33番1号日

本電気株式会社内

⑮ 特 願 昭56—130564

⑯ 出 願 人 日本電気株式会社

⑰ 出 願 昭56(1981)8月20日

東京都港区芝5丁目33番1号

⑱ 発 明 者 嶺村清

⑲ 代 理 人 弁理士 内原晋

明 細 書

発明の名称 多重処理装置

特許請求の範囲

複数の処理装置により構成され、前記複数の処理装置の一つを指定する装置番号と、さらに、同時に前記複数の処理装置を指定する装置番号とで制御できる手段をもつことを特徴とする多重処理装置。

発明の詳細な説明

本発明は、多重処理装置に関する。

従来、この種の多重処理装置は各処理装置が固有の装置番号のみを有しているため、一つの処理装置から他の複数の処理装置に対し同一内容の情報を送出する場合、各処理装置に対して順次各々の装置番号を指定し、同一情報を複数回送出しなければならないという欠点があった。

本発明は同 複数の処理装置を指定する装置

番号を指定することにより上記欠点を解決し、一つの処理装置から他の複数の処理装置に対し同一内容の情報を一回で送出できるようにした多重処理装置を提供することにある。

本発明によれば、複数の処理装置より構成され、前記複数の処理装置の一つを指定する装置番号と、さらに、同時に前記複数の処理装置を指定する装置番号とで制御できる手段をもつことを特徴とする多重処理装置が得られる。

次に図面を参照して本発明の実施例について説明する。第1図は本発明の一実施例を示すブロック図である。多重処理装置MPUは複数の処理装置Pa, Pb, Pc...Pnより構成され、各処理装置は該処理装置の1つを指定する装置番号a, b, c...nと、さらに、同時に全処理装置を指定する装置番号xとを有しており、バスコントロール回路BCを有する共通バスBUSを介して全ての処理装置Pa, Pb, Pc...Pnが接続されている。任意の2つの処理装置間でデータの送/受信を行なう場合、送信側の処理装置は、受信側の処理装置

を指定する装置番号と、自己の装置番号とを送信データに付加して、バスコントロール回路BCの管理に基づいて共通バスBUSに送出する。受信側の装置番号と一致した処理装置は共通バスBUSを介して、データおよび送信側の処理装置番号を受信する。

次に、任意の1つの処理装置が、他の全処理装置に同一データを送信する場合、送信側の処理装置は受信処理装置番号として全処理装置を指定する装置番号 x と自己の装置番号を送信データに付加して、バスコントロール回路BCの管理に基づいて共通バスBUSに送出する。送信側の処理装置を除く、他の全処理装置は共通バスBUSを介して、データおよび送信側の処理装置番号を受信する。

第2図は、送信側の処理装置が送出するブロック形式の一例で、Rは受信側装置番号フィールド、Sは送信側装置番号フィールド、Dは送信データ・フィールドを示す。Block1は処理装置 P_a から処理装置 P_c にdata1を送出する場合のプロ

ック形式の一例である。Block2は、処理装置 P_a から他の全処理装置 $P_b, P_c \dots P_n$ にdata2を同時に送出する場合のブロック形式の一例である。

本発明は以上説明したように、多重処理装置において、同一データを全処理装置に送信する場合、受信処理装置番号に全処理装置番号 x を指定し、同時に同一データを全処理装置に送信することにより、送信側装置の処理能力を高め、また、共通バスの使用率を改善する効果がある。

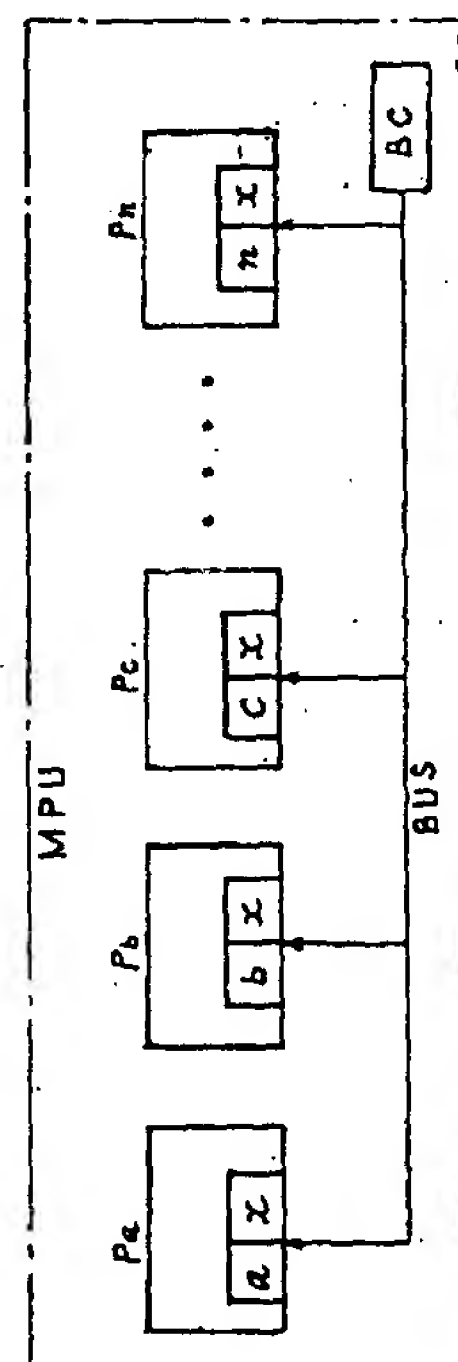
図面の簡単な説明

第1図は本発明の一実施例を示すブロック図、第2図は本発明における送出ブロック形式例である。

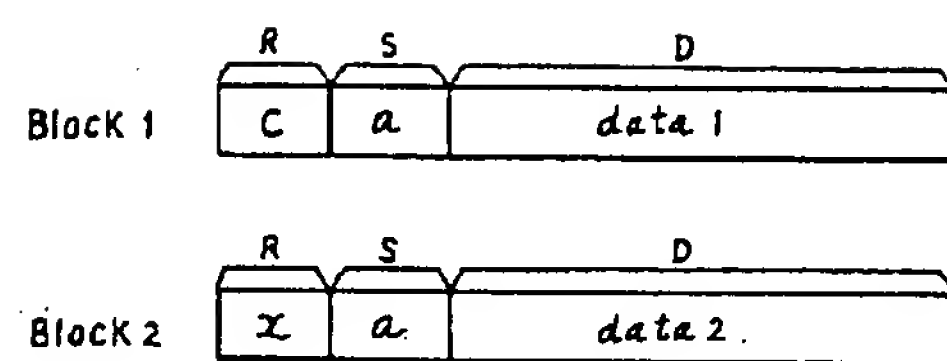
図において、MPUは多重処理装置、 $P_a, P_b, P_c, \dots P_n$ は該多重処理装置内の複数の処理装置、 $a, b, c \dots n$ は該処理装置に対応する各処理装置番号、 x は同時に全処理装置を指定する装置番号、BUSは共通バス、BCは共通バスBUSを管理するバスコントロール回路、Rは

受信側装置番号フィールド、Sは、送信側装置番号フィールド、Dは送信データ・フィールドである。

代理人 弁理士 内 原



第1図 Fig. 1



第 2 図 FIG. 2